

UNIVERSITA' DEGLI STUDI DI PARMA
Dipartimento di Ingegneria dell'Informazione

COMPUTER ENGINEERING

FONDAMENTI DI INFORMATICA

Lezione n. 6

- CIRCUITI SINCRONI E ASINCRONI
- MODELLO GENERALE
- TECNICHE DI PROGETTAZIONE

In questa lezione verranno considerati i modelli generali dei circuiti sequenziali e analizzate alcune semplici tecniche di progetto.

Fondamenti di Informatica/6 Gianni CONTE 1 /9

UNIVERSITA' DEGLI STUDI DI PARMA
Dipartimento di Ingegneria dell'Informazione

COMPUTER ENGINEERING

CIRCUITI SINCRONI E ASINCRONI

CIRCUITI SINCRONI

- Elementi di memoria cadenzati o sincroni.
- Tutte le variazioni di stato interno (contenuto delle celle di memoria) avvengono contemporaneamente pilotate dal valore del clock.
- Il periodo del segnale di clock viene calcolato per dare tempo ai transistori di esaurirsi.

CIRCUITI ASINCRONI

- Le variazioni di stato interno (degli elementi di memoria) si verificano appena possibile, in funzione:
 - dei ritardi del circuito.
 - delle variazioni dei segnali all'ingresso.

Fondamenti di Informatica/6 Gianni CONTE 2 /9

UNIVERSITA' DEGLI STUDI DI PARMA
Dipartimento di Ingegneria dell'Informazione

COMPUTER ENGINEERING

MODELLO DI HUFFMAN

- Il modello di Huffman è uno schema generale per i circuiti sequenziali.
- Il modello separa la parte combinatoria dagli elementi di memoria.
- Lo stato totale del circuito è dato dal valore degli ingressi $\langle x_i \rangle$ e dallo stato interno $\langle y_i \rangle$ del circuito.

Il circuito C genera:

- Uscite principali $\langle z_i \rangle$.
- Comandi alla memoria $\langle Y_i \rangle$.

Fondamenti di Informatica/6 Gianni CONTE 3 /9

UNIVERSITA' DEGLI STUDI DI PARMA
Dipartimento di Ingegneria dell'Informazione

COMPUTER ENGINEERING

MODELLO DI MEALY

MFN: $(X \times S) \rightarrow Z$ funzione di uscita
SFN: $(X \times S) \rightarrow S$ funzione di stato

dove:

- X: spazio delle configurazioni di ingresso.
- S: spazio degli stati interni.
- Z: spazio delle configurazioni di uscita.
- d_1, \dots, d_k : sottoreti elementari di marcatura. Possono essere:
 - FF sincroni (circuiti sincroni)
 - ritardi, latch SR o retroazioni dirette (circuiti asincroni)

Se MFN non dipende da X viene detto modello di Moore.

Fondamenti di Informatica/6 Gianni CONTE 4 /9

UNIVERSITA' DEGLI STUDI DI PARMA
Dipartimento di Ingegneria dell'Informazione

COMPUTER ENGINEERING

SPECIFICHE ED ESEMPI

Un circuito sequenziale è descritto da una tabella di transizione tra stati che definisce l'evoluzione dello stato interno in funzione dei segnali di ingresso.

ESEMPIO

Sommatore seriale di numeri binari a lunghezza arbitraria.

Il circuito è sequenziale:

$$z(t) = x_1(t) + x_2(t) + c(t-1)$$

S0: $c(t-1) = 0$. La somma precedente non ha generato riporto.
S1: $c(t-1) = 1$. La somma precedente ha generato riporto.

Fondamenti di Informatica/6 Gianni CONTE 5 /9

UNIVERSITA' DEGLI STUDI DI PARMA
Dipartimento di Ingegneria dell'Informazione

COMPUTER ENGINEERING

SOMMATORE

Tabella di transizione

Stato	x1, x2	00	01	11	10
S0		S0, 0	S0, 1	S1, 0	S0, 1
S1		S0, 1	S1, 0	S1, 1	S1, 0

Diagramma di stato

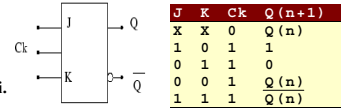
Fondamenti di Informatica/6 Gianni CONTE 6 /9

I PASSI DEL PROGETTO

- Si considera un modello del circuito (ad es. Huffman)
- Si costruisce tabella di transizione del circuito sequenziale.
- Si scelgono gli elementi di memoria (FF).
- Conoscendo le funzioni di commutazione dei FF si trasforma il progetto nella sintesi di un circuito combinatorio C.
- Si codificano gli stati.
- Si costruisce la tabella di verità di C che definisce $\langle z_i, Y_i \rangle$ in funzione di $\langle x_i, y_i \rangle$.
- Si progetta C.

PROGETTO DEL SOMMATORE

- Si sceglie un FF-JK.



- Mappa di codifica degli stati.

$$S0 \Rightarrow y=0$$

$$S1 \Rightarrow y=1$$

Stato	x1,x2	00	01	11	10
S0		S0,0	S0,1	S1,0	S0,1
S1		S0,1	S1,0	S1,1	S1,0

v(t)	x1(t)	x2(t)	J(t)	K(t)	z(t)
0	0	0	0	d	0
0	0	1	0	d	1
0	1	1	1	d	0
0	1	0	0	d	1
1	0	0	d	1	1
1	0	1	d	0	0
1	1	1	d	0	1
1	1	0	d	0	0

I PASSI DEL PROGETTO

Tabella di J $J=x1 \cdot x2$

y	x1,x2	00	01	11	10
0		0	0	1	0
1		d	d	d	d

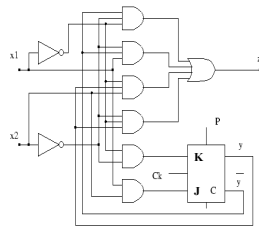
Tabella di K $K=\bar{x1} \cdot x2$

y	x1,x2	00	01	11	10
0		d	d	d	d
1		1	0	0	0

Tabella di z

y	x1,x2	00	01	11	10
0		0	1	0	1
1		1	0	1	0

$$z = y \cdot x1 \cdot x2 + y \cdot \bar{x1} \cdot x2 + y \cdot x1 \cdot \bar{x2} + y \cdot \bar{x1} \cdot \bar{x2}$$



ESERCIZIO

- Risolvere lo stesso esercizio considerando un FF-SR sincrono.
- Risolvere lo stesso esercizio con un FF di tipo D.