FONDAMENTI DI INFORMATICA

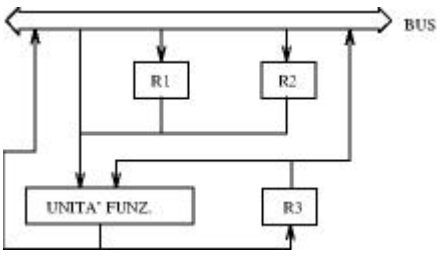
Lezione n. 9

- DESCRIZIONE E PROGETTO A LIVELLO RTL
- ESEMPIO DI SISTEMA A LIVELLO RTL: MOLTIPLICATORE BINARIO
- DESCRIZIONE DELL'ALGORITMO

In questa lezione si continua la descrizione degli elementi di base utilizzati a livello RTL.
Si discute la suddivisione fra percorso dati e unità di controllo. In questa lezione verrà descritto a livello RTL un sistema: un moltiplicatore binario per numeri con rappresentazione in modulo e segno.
Verrà prima descritto l'algoritmo che consente di realizzare il prodotto e quindi sarà mostrata come esempio la metodologia di progettazione.

TECNICHE DI DESCRIZIONE

- La descrizione grafica definisce la struttura di un sistema a livello RTL.
- La descrizione comportamentale è data mediante un linguaggio specifico.



LINGUAGGIO RTL

L'istruzione base RTL è la seguente:

$$Z \Leftarrow f(X_1, X_2, \text{K}\ , X_n)$$

Dove:
Z , X_1, X_2 ,..., X_n **sono registri (o celle di memoria).**

Con il significato di:

"Calcola la funzione f **con i dati contenuti nei registri** $X_1, X_2, ..., X_n$ **e trasferisci il risultato nel registro** Z**.**

LINGUAGGIO RTL

Dichiarazioni strutturali del tipo:

declare register A(0:7), B(0:7), COUNT(0:2)

A(0:7), B(0:7) **sono registri a 8 bit**
COUNT(0:2) **è un registro a 3 bit.**

Istruzioni standard di controllo:

if COUNT ≠ 7 then goto ADD

ESEMPIO DI PROGRAMMA RTL

A(0:7), M(0:7), Q(0:7), COUNT(0:2),
INBUS(0:7), OUTBUS (0:7)

BEGIN:	$A \Leftarrow 0, COUNT \Leftarrow 0$
INPUT:	$M \Leftarrow INBUS;$
	$Q \Leftarrow INBUS;$
ADD:	$A(0:7) \Leftarrow A(1:7) + M(1:7) \times Q(7);$
SHIFT:	$A(0) \Leftarrow 0; A(1:7).Q \Leftarrow A.Q(0:6);$
TEST:	$COUNT \Leftarrow COUNT + 1;$
	$if\ COUNT \neq 7\ then\ go\ to\ ADD;$
FINISH:	$A(0) \Leftarrow M(0) \oplus Q(7), Q(7) \Leftarrow 0;$
OUT:	$OUTBUS \Leftarrow Q;$
	$OUTBUS \Leftarrow A;$

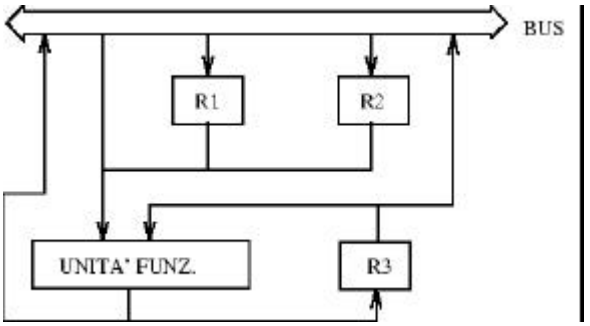
COMPORTAMENTO

- **Una macchina RTL definisce con i suoi moduli e con i relativi collegamenti un insieme di possibili operazioni elementari che può svolgere sui dati.**
- **Ogni operazione elementare a livello RTL è un trasferimento del tipo:**

$$Z \Leftarrow f(X_1, X_2, \text{K}\ , X_n)$$

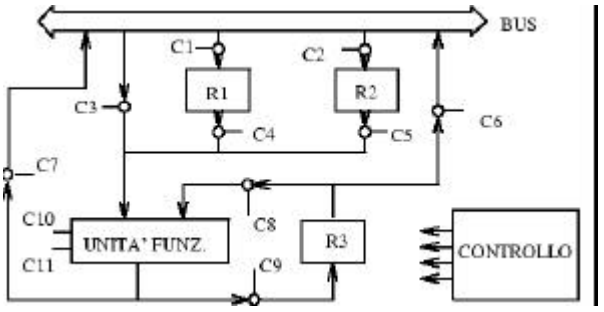
- **Un algoritmo è definito da una sequenza di operazioni elementari.**
- **La sequenza di operazioni elementari definisce il comportamento del sistema.**

UNITA' DATI E UNITA' CONTROLLO



Unità di elaborazione (o unità dati)

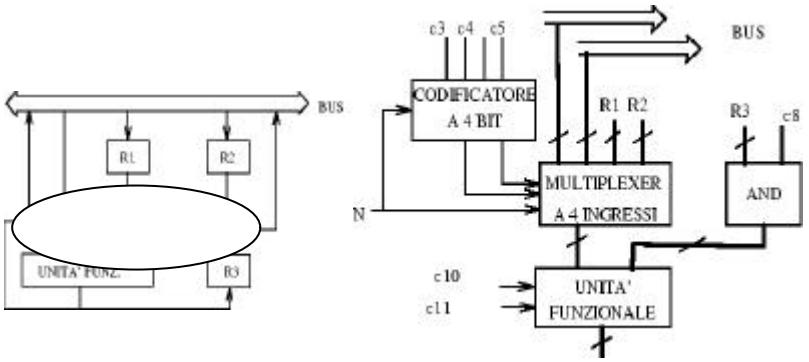
UNITA' DATI E UNITA' CONTROLLO



COMMUTAZIONE CAMMINO DATI

- **Le connessioni non sono attive tutte contemporanemente.**
- **L'unità di controllo seleziona i cammini che risultano attivi in un determinato istante.**

COM MUTAZIONE CAMMINO DATI



Parte della struttura di commutazione del cammino dati dell'esempio precedente.

FASI DI PROGETTO

- **Definire l'algoritmo come sequenza *S* di operazioni RTL.**
- **Analizzare *S* per individuare l'insieme minimo di componenti necessari.**
- **Costruire il diagramma a blocchi *D* della unità di elaborazione per realizzare tutti i necessari cammini per i dati.**
- **Analizzare *D* e *S* per introdurre tutti i punti di controllo necessari.**
- **Progettare l'unità di controllo.**
- **Effettuare eventuali minimizzazioni.**

FRAZIONI BINARIE

Il numero N rappresentato da: $X_M = x_0 x_1 \ldots x_n$

Vale: $N = (-1)^{x_0} \sum_{i=1}^{n} x_i 2^{-i}$

Rappresentazione in modulo e segno (x_0).

Numero maggiore: 01111111 Þ 1- (1/128)

Numero minore: 11111111 Þ -1+ (1/128)

Doppia rappresentazione dello zero: 10000000 e 00000000

Ad esempio (n=7):
01000000 Þ (+ 1/2)= 0,5
11001000 Þ (-[1/2 + 1/16])= -0,5625

I numeri utilizzati in seguito sono frazioni binarie.

MOLTIPLICATORE BINARIO I

Si voglia effettuare la seguente operazione:

$$P_M \Leftarrow X_M \times Y_M$$

dove

$$X_M = x_0 x_1 \Lambda\ x_7, \quad Y_M = y_0 y_1 \Lambda\ y_7, \quad P_M = p_0 p_1 \Lambda\ p_{14}$$

L'algoritmo per svolgere il prodotto è il seguente

```
Y   1.1011          1 0 1 1
X   0.0101        0 0 0 0
                1 0 1 1
              0 0 0 0
          ----------------------
          1 . 0 0 1 1 0 1 1 1
```

MOLTIPLICATORE BINARIO II

Algoritmo:

segno $p_0 = x_0 \oplus y_0$

Ripetere per *i* da 0 a 6 $P_i \Leftarrow P_i + x_{7-i} Y_M$

$P_{i+1} \Leftarrow 2^{-1} P_i$

- **Questo algoritmo coincide con quello utilizzato per il prodotto di due numeri in modo manuale.**
- **La differenza principale consiste nel sommare e accumulare i prodotti parziali invece di sommarli al termine.**
- **Si usa un solo registro di memoria per immagazzinare la somma parziale invece di tanti registri che memorizzano tutti gli addendi.**

MOLTIPLICATORE BINARIO III

Passo	Operaz.	Risult. parziale
0	Inizializzazione	00000000
1	P_0+x_4 *Y	10110000
2	P_1* 2^{-1}	01011000
3	P_2+x_3 *Y	01011000
4	P_3* 2^{-1}	00101100
5	$P_4+ x_2$ *Y	11011100
6	P_5* 2^{-1}	01101110
7	$P_6+ x_1$ *Y	01101110
8	P_7* 2^{-1}	00110111

Y = 1.1011
X = 0.0101

Dall'analisi dell'algoritmo si deduce che sono necessari due registri a 8 bit per immagazzinare il moltiplicando e il moltiplicatore e un registro a 15 bit per il risultato.

MOLTIPLICATORE BINARIO IV

NECESSITA' HW

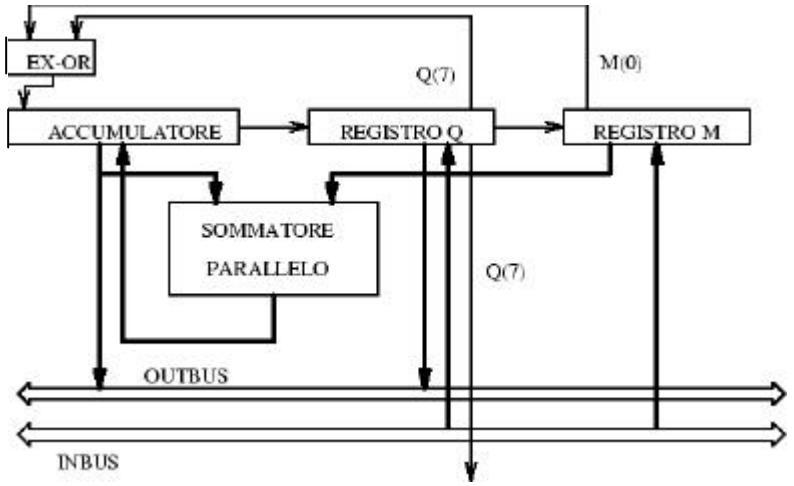
- **1 registro a 8 bit Þ Q Moltiplicatore X**
- **1 registro a 8 bit Þ M Moltiplicando Y**
- **1 registro a 16 bit Þ A Prodotto P**
- **1 sommatore a 7 bit**
- **Porta EX-OR**

E' possibile risparmiare utilizzando lo stesso registro per immagazzinare in tempi diversi dati diversi.
Dopo che i bit di X sono stati utilizzati per il prodotto parziale non sono più necessari.
E' possibile condividere la parte del registro per accumulare il moltiplicatore e la parte meno significativa del risultato.

MOLTIPLICATORE BINARIO V

Passo	Operaz.	Accum. + Reg. Q
0	Iniz.	0000 0000
1	P_0+x_4*Y	1011
2	P_1*2^{-1}	0101 1
3	P_2+x_3*Y	0101 1
4	P_3*2^{-1}	0010 11
5	P_4+x_2*Y	1101 11
6	P_5*2^{-1}	0110 111
7	P_6+x_1*Y	0110 111
8	P_7*2^{-1}	0011 0111

SCHEMA DEL MOLTIPLICATORE

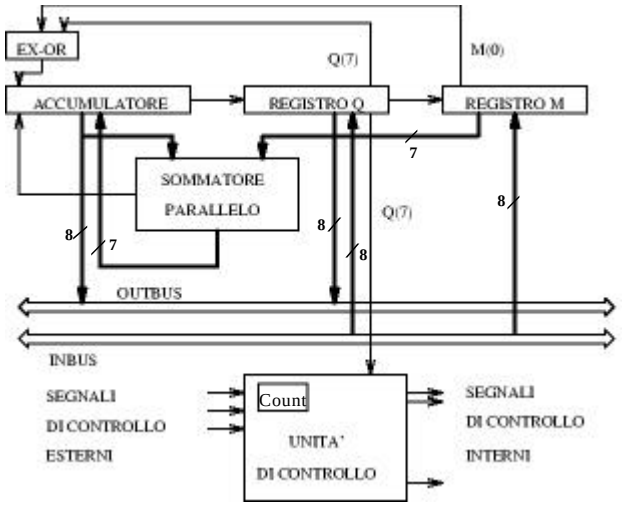


ALGORITMO DI CONTROLLO

A(0:7), M(0:7), Q(0:7), COUNT(0:2),
INBUS(0:7), OUTBUS (0:7)

BEGIN:	***A ⇐ 0, COUNT ⇐ 0;***
INPUT:	***M ⇐ INBUS;***
	Q ⇐ INBUS;
ADD:	***A(0:7) ⇐ A(1:7) + M(1:7) × Q(7);***
SHIFT:	***A(0) ⇐ 0, A(1:7).Q ⇐ A.Q(0:6);***
TEST:	***COUNT ⇐ COUNT + 1;***
	if COUNT ≠ 7 then go to ADD;
FINISH:	***A(0) ⇐ M(0) ⊕ Q(7), Q(7) ⇐ 0;***
OUT:	***OUTBUS ⇐ Q;***
	OUTBUS ⇐ A;

SEGNALI DI CONTROLLO



SEGNALI DI CONTROLLO

Segnali	Operazioni
c_0	A Ū 0
c_1	COUNT Ū 0
c_2	Carica A(0)
c_3	M Ū INBUS
c_4	Q Ū INBUS
c_5	A(1:7) Ū ADDER
c_6	INGRESSO ADDER Ū M o 0
c_7	scorrimento a destra di A.Q
c_8	Incrementa COUNT
c_9	A(0) Ū c_{out} o M(0) Å Q(7)
c_{10}	Q(7) Ū 0
c_{11}	OUTBUS Ū A
c_{12}	OUTBUS Ū Q

MOLTIPLICATORE BINARIO